



60 GHz 无线收发实验平台的探究

覃远年, 邹川, 滕召宇

(桂林电子科技大学信息与通信学院, 广西 桂林 541004)

摘要: 详细介绍了一种 60 GHz 无线收发实验平台设计方案, 由改进后的 NI USRP(收发模块)、NetFPGA(数据处理模块)和 PC(主控模块)组成, NI USRP 与 NetFPGA 通过吉比特网口连接, NetFPGA 依靠 PCI 与 PC 连接, 实验平台工作在 Linux 系统上, 并辅以 LabVIEW 做编程和测试分析, 能实现 1 Gbit/s 以上的理论传输速率。该实验平台方案的收发模块和数据处理模块均可编程, Linux 通过 PCI 对数据流进行捕获、分类、限速等操作, 整个平台具有较好的开放性和拓展性, 为进一步研究 60 GHz 通信中的信道建模、时隙分析、多址接入算法等问题提供了便利。

关键词: 无线通信; 60 GHz; NI USRP; NetFPGA; 实验平台

中图分类号: TN925

文献标识码: A

doi: 10.11959/j.issn.1000-0801.2016052

Study of wireless experiment platform in 60 GHz

QIN Yuannian, ZOU Chuan, TENG Zhaoyu

School of Information and Communication, Guilin University of Electronic Technology, Guilin 541004, China

Abstract: A scheme of 60 GHz wireless experimental platform was presented. The platform was made up of NI USRP (transceiver module), NetFPGA (data processing module) and PC (control module). NI USRP was connected with NetFPGA by Gigabit Ethernet interfaces, while NetFPGA was connected with PC by PCI-bus. This experiment platform works on Linux with the help of LabVIEW. The transceiver and data process module are reprogrammable. Many operations such as data stream capturing, classification and speed limit could be done with Linux and PCI. The platform has good performances in open-ended and expansibility. That would be convenient for farther research in channel modeling, timeslot allocation and multiple access algorithms.

Key words: wireless communication, 60 GHz, NI USRP, NetFPGA, experiment platform

1 引言

现代移动通信的高速发展,使中低频段的频谱资源趋于饱和。我国的 5G 无线技术构架已明确指出,6~100 GHz 高频新空口是实现 1 Gbit/s 用户体验速率、数十 Gbit/s 峰

值速率和数十 Tbit/(s·km²)流量密度的主要技术挑战。

60 GHz 毫米波通信凭借其大带宽、免许可、高速率、小干扰等优势,引起国内外学者的研究热情。各个国家和地区对 60 GHz 频段划分有所区别,美国、加拿大和韩国分配的频谱范围为 57~64 GHz,欧洲为 57~66 GHz,日本为 59~

收稿日期:2015-10-12;修回日期:2016-01-07

基金项目:国家自然科学基金资助项目(No.61162008);广西科学研究与技术开发基金资助项目(No.12118017-5)

Foundation Items: The National Natural Science Foundation of China(No.61162008), Scientific Research and Technical Development of Guangxi(No.12118017-5)



66 GHz, 中国为 59~64 GHz。IEEE 802.11ad 标准将频谱范围划分为若干个子信道, 每个子信道的标准带宽为 2.16 GHz。在单载波(SC)模式下, 可实现 1~5 Gbit/s 的高速传输, 在低功耗单载波(LPSC)模式下, 可实现 1~2.5 Gbit/s 的低速传输。IEEE 802.11ad 制定的关于 60 GHz 的标准, 国际上获得了较多研究人员的认可。我国在 2008 年成立了中国无线个域网(CWPAN)标准工作组, 参照 IEEE 802.11ad 协议, 制定符合我国需求的下一代无线局域网标准。表 1 为 IEEE 802.11ad 的信道划分方案。

表 1 IEEE 802.11ad 的信道划分方案

信道号	f_c/GHz	B/GHz	$V_{\text{OFDM}}/\text{MHz}$	V_{SC}/MHz
1	57.24	2.16	2 640	1 760
2	59.40	2.16	2 640	1 760
3	61.56	2.16	2 640	1 760
4	63.72	2.16	2 640	1 760

注: f_c 为中心频率, B 为带宽, V_{OFDM} 为 OFDM 速率, V_{SC} 为单载波速率。

对于 60 GHz 无线通信系统的研究, 必须有合适的实验开发平台。60 GHz 无线实验平台对于收发器的物理层(physical layer, PHY)和介质接入控制(media access control, MAC)层提出了非常高的挑战, 而且要求实验平台具有一定的开放性和可扩展性, 方便研究者直观快捷地获取实验数据, 并能及时做出调整改进。本文针对这个问题, 提出一种 60 GHz 无线收发实验平台设计方案, 由改进后的 NI USRP (national instruments USRP) (收发模块)、NetFPGA (net field-programmable gate array) (数据处理模块) 和 PC (personal computer) (主控模块) 组成, 实验平台的灵活度较高, 理论传输速率达到吉比特以上。此方案可以为研究人员提供一定参考。

2 60 GHz 无线实验平台的发展现状

60 GHz 无线收发系统主要包括 PHY 和 MAC, PHY 规定了收发机的基本工作模式, MAC 定义了不同设备之间的通信协议, 涉及多址技术、无线资源管理和 QoS 等。

芯片方面, 总体来看, 基于 CMOS 技术的 PHY 集成芯片已经达到了比较好的性能, 2011 年日本东京工业大学在 ISSCC 发布了 16QAM 直接转换收发机^[1], 采用 65 nm CMOS 工艺, 配置阵列天线时最大数据速率 10 Gbit/s (QPSK 调制下)、16 Gbit/s (16QAM 调制下); 发射和接收功率分别为 181 mW 和 138 mW。而 PHY 和 MAC 全集成的 IC (集成电路), 目前的报道相对较少, 比如 2012 年日本东芝公司在

固态电路期刊上发表的短距离点对点全集成芯片组^[2], PHY 速率为 2.62 Gbit/s, MAC 速率为 2.07 Gbit/s, 能量比特比为 651 pJ/bit。国内 PHY 集成芯片的研发已经取得了一定的进展, 中国科学院微电子研究所于 2011 年在《集成电路设计与应用》上公布的 90 nm CMOS 工艺的 60 GHz 射频前端电路, 转换增益为 17 dB, 接收功耗为 38.4 mW。许多企业、高校和科研院所正致力于 PHY 和 MAC 全集成芯片组的研究。

实验平台方面, 德国 R&S 公司于 2015 年 4 月在《电信网技术》上发表的 5G 系统测试解决方案^[3], 在外接模拟 I/Q 输入下, 通过高频矢量信号发生器 SMW200A 和外部混频模块, 可实现最高频率 100 GHz、最大带宽 2 GHz 的信号输出; 在信号接收方面, FSW 型号的矢量信号分析仪可输入信号的最高频率为 67 GHz, 外接混频模块可输入最高频率 100 GHz, 带宽 500 MHz。2015 年 5 月, 美国是德科技 (原安捷伦电子测量事业部) 在《电信网技术》发文^[4], 其宽带任意波形发生器 M8190A 和微波矢量信号源 E8267D PSG 能产生带宽 2 GHz、频率 250 kHz~44 GHz 的信号, 同时, 其信号分析仪 N9040B 的输入信号频率范围为 3 Hz~26.5 GHz, I/Q 解调带宽为 510 MHz, 90000 系列信号分析仪可输入最高信号频率为 63 GHz。

3 平台要求

笔者的目标是实现吉比特量级的传输速率, 实验平台必须在信号收发和数据处理方面都具备相应的处理能力。60 GHz 无线通信系统尚处在研究阶段, 不可避免地会遇到各种问题, 需要及时做出调整和修改, 后续关于完整收发系统、时隙分配、信道及噪声估计、均衡等的研究都是探索性的, 要求实验平台具有一定的开放性和可扩展性, 方便研究者直观快捷地获取实验数据, 并及时调整改进。模块间的接口问题也应该引起注意, PC (个人计算机) 要实现对数据流的捕获、分类和速率控制等操作, 就必须与实验平台有很好的数据交换能力: 一方面, 传统的 USB、串口等接口无法支持过高的数据传输; 另一方面, 为了简化结构, 节约成本, 目标接口最好在 PC 主板上存在, 或者经过低成本的转换得以实现。

4 硬件模块分析

4.1 收发模块

实现 60 GHz 无线收发的关键之一是确定收发前端结构, 目前比较流行的前端结构有两种: 零中频结构和超外

差结构。为了方便对比零中频结构接收机与超外差结构接收机的大致性能,本文选取了国内外较具代表性的 6 款 IC,见表 2。

(1) 零中频结构接收机

零中频结构接收机是一种直接变换接收机,射频信号经过带通滤波器后,送入低噪放大器 (low noise amplifier, LNA) 进行放大处理,再送入混频器,与本振信号 (local oscillator, LO) 混合后产生两路正交的基带信号。零中频接收机具有结构简单、线性度好、功耗低的优点,但是会产生直流偏移、I/Q 通道不平衡的问题。零中频结构接收机前端结构如图 1 所示。

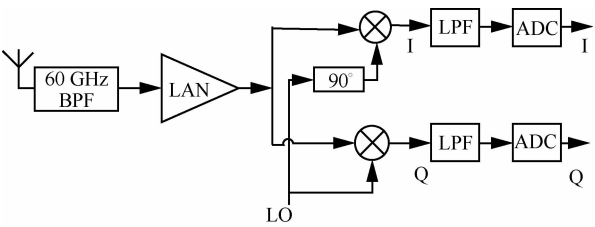


图 1 零中频接收机前端结构

(2) 超外差结构接收机

超外差结构接收机为分步式接收机,射频信号经过 LNA 放大后,进入一级混频器,得到中频 (intermediate frequency, IF) 信号,再送入二级混频器得到基带信号。超外差结构接收机的优点是频率选择性好、转换增益高,但

是引入了较多的谐波频率,镜像频率抑制度差。超外差接收机前端结构如图 2 所示。

由于零中频结构简单,易于集成,功耗较低,且可以通过在数字化的 I/Q 数据流中实现直流偏移归零;由表 2 的 6 款 IC 性能对比可知,零中频结构也可以做到较好的转换增益和较小的噪声系数。基于以上考虑,本文采用零中频结构作为 60 GHz 无线收发实验平台的前端设计。

4.2 数据采集模块

在接收端,60 GHz 信号经混频器转换为基带信号,根据 IEEE 802.11ad 协议规定,每个子信道的标准带宽为 2.16 GHz,按照奈奎斯特采样定理,要完整恢复原始信号,ADC (模数转换控制器) 的采样率最低为 4.32 GS/s (即每秒采集到的点数, G 表示 10^9), 然而这样高性能的 ADC 价格过于昂贵,另外,ADC 允许的模拟带宽应该足够大,以免在处理信号时出现严重的失真。

为了实现较高的等效采样率,同时提供较大的模拟带宽,参考文献[11]提出了一种基于采样变换的超宽带接收机设计方法,其数据采集部分由一个跟踪保持放大器 (T/H)、一个 ADC 和一个可编程延时芯片组成,跟踪保持放大器使 ADC 的模拟带宽扩展为 5 GHz,利用延时芯片和较低采样率的 ADC 即可实现 8 GS/s 的等效采样率,满足 60 GHz 接收机的要求。参考文献[11]中基于采样变换的超宽带接收机架构如图 3 所示。

表 2 零中频与超外差接收机性能对比

结构	参考文献	工艺	G /dB	NF /dB	P /mW	B /GHz	$IP_{1\text{dB}}$ 或 $OP_{1\text{dB}}$ /dBm
零中频结构	[5]	90 nm	31.1	5.8	26.9	57~66	—
	[6]	90 nm	13.5~17.5	6.4~7.8	38.4	59~64	$IP_{1\text{dB}}=-23$
	[7]	90 nm	-8.5~55.5	6.1~6.35	24	57~63	$IP_{1\text{dB}}=-26$
超外差结构	[8]	90 nm	32	8	70	57~66	$IP_{1\text{dB}}=-30$
	[9]	90 nm	11.8	8.8	76.8	51~65	$IP_{1\text{dB}}=-15.8$
	[10]	90 nm	32	8	96	55.5~65.5	$OP_{1\text{dB}}=-12.5$

注: G 为转换增益, NF 为噪声因子, P 为输出功率, $IP_{1\text{dB}}$ 为输入 1 dB 压缩点, $OP_{1\text{dB}}$ 为输出 1 dB 压缩点。

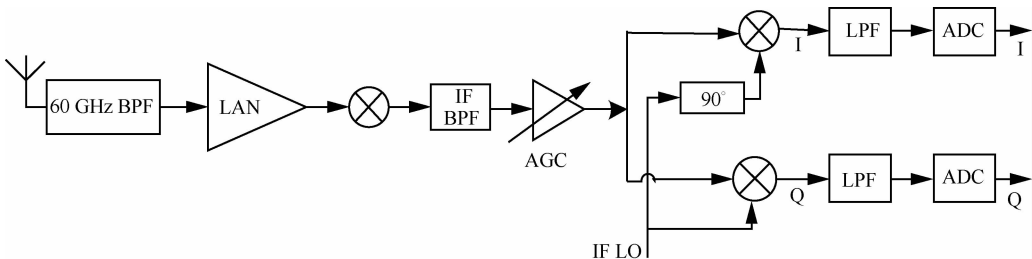


图 2 超外差接收机前端结构

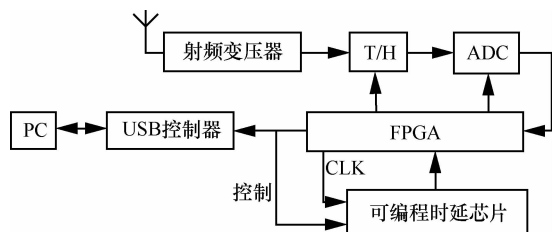


图 3 基于采样变换的超宽带接收机架构

USRP 是美国 NI 公司的一款优秀的零中频射频收发器,具有两组发射/接收天线,一个吉比特网口用于与其他网络设备进行数据交换,通信范围覆盖了无线广播、数字电视、GSM 蜂窝小区、GPS、IEEE 802.11 (Wi-Fi) 和 ZigBee 等标准频段。依托 LabVIEW 较好的数据采集和分析功能以及图形化的编程语言,能较大地缩短研发周期,减少设备成本投入,但这款产品的工作频率大致在 50 MHz~5.9 GHz, ADC 采样率只有 100 MS/s(M 表示 10^6),带宽 20 MHz,无法适应 60 GHz 无线通信,市面上也鲜有适宜研究的 60 GHz 收发机帮助完成 60 GHz 无线收发实验平台的搭建,因此,本文参考了 USRP 的优秀电路设计,并考虑用上文所述的零中频 60 GHz 接收前端代替 USRP 的射频前端。具体的改进措施是,屏蔽 USRP 前端电路,取而代之的是 60 GHz 无线芯片组,同时,参考文献[9]的采样变换思想,重新设计 USRP 的 ADC 电路。这样,改进后的 USRP 可以工作在 60 GHz 频段,有望实现大带宽高速率的传输,LabVIEW 提供的虚拟测试仪器和可编程方案免去了购买高频矢量信号发生器、信号分析仪和其他转接设备的高昂费用,其便利性和灵活性使研究人员得以把更多的精力投入信道建模、时序分析等工作。图 4 是 USRP 改进后的硬件原理。

4.3 数据处理模块

解决了收发前端的问题,接下来要考虑实验平台数据处理部分的硬件要求。吉比特的数据流要求设备具有快速的处理能力,FPGA 凭借其主频高、读取快和并行执行能力,成为了 60 GHz 无线接收实验平台的数据处理芯片的理想选择。NetFPGA 的具体硬件参数请参见《NetFPGA 用户手册》。它的 4 组 1 Gbit/s 标准以太网口和 PCI(peripheral component interconnect)总线接口保证了吉比特速率的数据传输。

4.4 操作系统和测控软件

Linux 操作系统优秀的网络性能和稳定性、安全性是各大公司选择其作为服务器系统的主要原因,60 GHz 无线通信系统对网络性能、稳定性等有较高的要求,因此,选择 Linux 作为上位机系统,实现数据分组的捕获、归类以及数据流的限速、加解密等操作。LabVIEW 是科学研究和工程领域主要的图形编程开发环境,广泛应用于仿真、数据采集、仪器控制、测量分析及嵌入式应用系统的开发。LabVIEW 对 NI USRP 编程,并辅助 NI USRP 完成数据收发、采集、检测和分析。

4.5 模块间的接口

实验平台主要由 3 个模块组成,分别为 NI USRP、NetFPGA 和 PC,在接口方面,如上文所述,NI USRP 和 NetFPGA 都具有吉比特以太网口,可以通过该端口进行数据交换;NetFPGA 自带 PCI,而 PCI 插槽几乎存在于所有的 PC 主板,因此,NetFPGA 与 PC 通过 PCI 互连。

基于以上考虑,确定以改进后的 NI USRP 作无线收发模块,NetFPGA 作数据处理模块,借助 Linux 的网络性能和

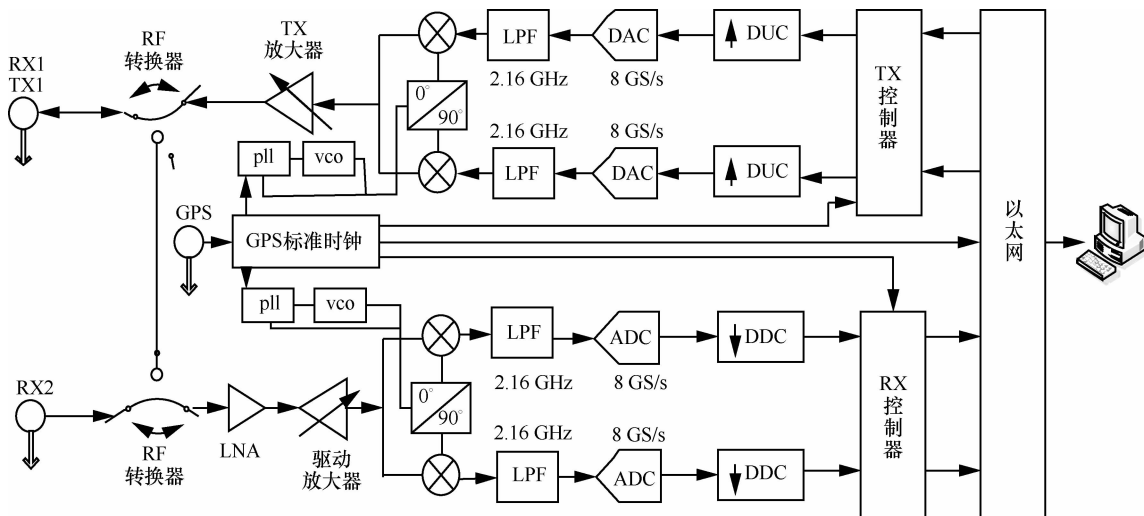


图 4 改进 USRP 硬件原理

LabVIEW 的辅助测试,通过以太网口和 PCI 把各模块有机组合,搭建了 60 GHz 无线收发实验平台。

5 无线收发实验平台设计与仿真

60 GHz 无线收发实验平台的模型如图 5 所示。下面简要介绍系统的数据收发过程。

发射端:Linux1 将用户数据封装为 PCAP 格式的数据分组(packet),通过 PCI 送至 NetFPGA1,并存储于 SRAM。同时,NetFPGA1 对数据分组进行时隙分配、波速控制和 QoS 管理等处理。借助 NetFPGA Kernel Driver,可以在 Linux 上对数据分组的发送个数、发送时延、发送速率做出精确配置,指定发送的端口,也可以统计数据发送所用时间、总字节数和标记时间戳等信息。上述配置完成后,数据分组经由特定网络端口(假设从端口 0)发出,进入 NI USRP1 的数据缓冲控制器,数据缓冲控制器与上变频器和 DAC 模块一起完成数模转换工作,通过 LabVIEW 的图形化编程实现 MASK/MFSK/MPSK/MDPSK 等多种调制,经过 OFDM(或其他方式)后,调制到 60 GHz 频段,调用虚拟仪器可以获取信号在各个节点的频谱、相位等信息。接着,信号经过滤波和相位修正后,由天线发射出去。

接收端:NI USRP2 接收到信号后,经过相位修正、滤波、解调,得到原数据分组,送入接收缓冲控制器,经由高速网络端口进入 NetFPGA2,解码、解密后交给 Linux2 进行相应的处理。

至此,系统完成了一次数据的发送和接收工作。图 6 是 Linux 终端显示以太网口的数据监测,它统计了某一时段收到的数据分组个数、总字节数以及传输速率,图 6 中显示端口 1 的数据传输速率为 967.23 Mbit/s,如果 4 个端口同时传送数据,那么其理论的极限速率将达到 4 Gbit/s。图 7 是对图 6 时段内数据分组的捕获,并统计分组丢失率,图 7 中显示该段时间捕获的数据分组个数与图 6 发送的个数基本一致,分组丢失率接近 0。

由于 NI USRP 和 NetFPGA 都具有可编程能力,借助

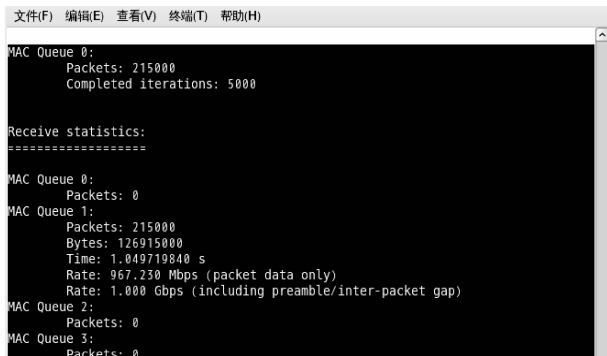


图 6 以太网口的数据监测

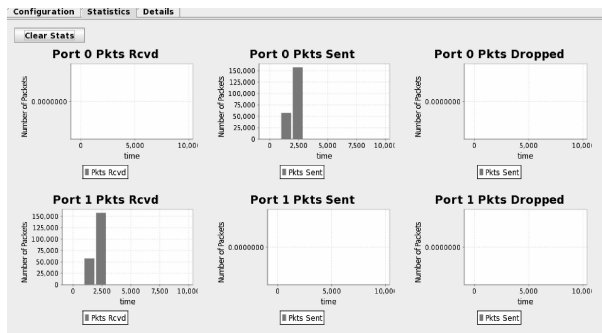


图 7 数据分组的捕获和统计

相应软件可以获取实时数据分析,研究人员可以在此平台上进行信道建模、时隙分析、多址接入算法等研究,该平台具有较好的开放性和拓展性。

6 结束语

本文介绍了各国家和地区对 60 GHz 频段的划分,指出 60 GHz 技术将在未来 5G 架构的高频新空口应用中扮演重要角色,详细分析了搭建“NI USRP + NetFPGA + PC”作为 60 GHz 无线通信实验平台的理论依据,并对 NI USRP 的前端结构数据采集部分进行合理改进,实验表明该实验平台的单个端口数据传输速率接近 1 Gbit/s,若 4 个端口同时传输数据,其理论极限速率将达到 4 Gbit/s。该实验平台具有较高的开放性和扩展性,为进一步研究 60 GHz 通信中的信道建模、时隙分析、多址接入算法等问题提供了便利。

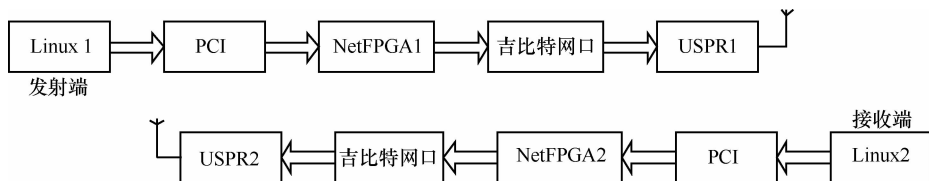


图 5 60 GHz 无线收发实验平台模型



参考文献:

- [1] ASADA H, BUNSEN K, MATSUSHITA K, et al. A 60 GHz 16 Gb/s 16QAM low-power direct-conversion transceiver using capacitive cross-coupling neutralization in 65 nm CMOS [C]//2011 IEEE Asian Solid State Circuits Conference (A-SSCC), November 14-16, 2011, Jeju, Korea. New Jersey: IEEE Press, 2011: 373-376.
- [2] MITOMO T, TSUTSUMI Y, HOSHINO H, et al. A 2 Gb/s-throughput CMOS transceiver chipset with in-package antenna for 60 GHz short-range wireless communication [C]//2012 IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC), December 19-23, 2012, San Francisco, California, USA. New Jersey: IEEE Press, 2012: 266-268.
- [3] 冯宇. 5G 概述及 R&S 测试解决方案[J]. 电信网技术, 2015(4): 1-7.
FENG Y. Summary of 5G and experimental solutions by R&S[J]. Telecommunications Network Technology, 2015(4): 1-7.
- [4] 李峰. 5G 毫米波和超宽带信号的验证和测试 [J]. 电信网技术, 2015(5):1-6.
LI F. The tests and validations of 5G and UWB signals [J]. Telecommunications Network Technology, 2015(5): 1-6.
- [5] TSURU M, TANAKA T, INAGAKI R, et al. Flip-chip assembled 60 GHz CMOS receiver front-end [C]//2012 IEEE MTT-S International Microwave Workshop Series on Millimeter Wave Wireless Technology and Applications (IMWS), September 18-20, 2012, Nanjing, China. New Jersey: IEEE Press, 2012: 1-4.
- [6] 郭瑞, 杨浩, 张海英. 基于 90nm CMOS 工艺的 60 GHz 射频接收前端电路设计[J]. 半导体技术, 2011, 36(10): 786-790.
GUO R, YANG H, ZHANG H Y. 60 GHz RF receiver front-end in 90 nm CMOS process [J]. Semiconductor Technology, 2011, 36(10): 786-790.
- [7] AFSHAR B, WANG Y, NIKNEJAD A M. A robust 24 mW 60 GHz receiver in 90nm standard CMOS [C]//IEEE International Solid-State Circuits Conference of Digest of Technical Papers, February 3-7, 2008, San Francisco, California, USA. New Jersey: IEEE Press, 2008: 182-605.
- [8] PINEL S, SARKAR S, SEN P, et al. A 90 nm CMOS 60 GHz radio [C]//IEEE International Solid-State Circuits Conference of Digest of Technical Papers, February 3-7, 2008, San Francisco, California, USA. New Jersey: IEEE Press, 2008: 130-601.
- [9] EMAMI S, DOAN C H, NIKNEJAD A M, et al. A highly integrated 60 GHz CMOS front-end receiver [C]//IEEE International Solid-State Circuits Conference of Digest of Technical Papers, February 11-15, 2007, San Francisco, California, USA. New Jersey: IEEE Press, 2007: 190-191.
- [10] INAGAKI R, TANAKA T, TSURU M, et al. A 5 GHz/60 GHz receiver front-end IC in 90nm CMOS technology [C]//The 9th European Microwave Integrated Circuit Conference (EuMIC), October 6-7, 2014, Rome, Italy. New Jersey: IEEE Press, 2014: 21-24.
- [11] 于庆法, 谢义方, 黄永辉. 基于变换采样的超宽带接收机设计[J]. 电子设计工程, 2015(4): 88-91.
YU Q F, XIE Y F, HUANG Y H. A UWB receiver design based on transform sampling [J]. Electronic Design Engineering, 2015(4): 88-91.

[作者简介]



覃远年(1971-),男,桂林电子科技大学信息与通信学院高级实验师、硕士生导师,主要研究方向为智能信息检测与智能通信。



邹川(1991-),男,桂林电子科技大学信息与通信学院硕士生,主要研究方向为无线通信系统。



滕召宇(1988-),男,桂林电子科技大学信息与通信学院硕士生,主要研究方向为无线通信系统。